

深圳市波领科技有限公司



# 基于OTP的 8位微控制器

---

BL08P154

2021/6/26

## 修正记录

版本号	日期	内容
V10	2021年6月	初版

## 目录

0.0 总括.....	4
0.1 功能特性.....	4
0.2 概述:.....	5
0.3 结构图.....	5
0.4 管脚图.....	6
0.5 管脚功能描述.....	6
1.0 存储器结构.....	7
1.1 程序存储器.....	7
1.2 数据存储器.....	7
2.0 功能介绍.....	10
2.1 寄存器操作.....	10
2.2 I/O Ports.....	18
2.3 Timer0/WDT & Prescaler.....	20
2.4 中断方式.....	22
2.5 省电模式 (SLEEP).....	23
2.6 复位 (RESET) .....	23
2.7 时钟配置 (Oscillator Configurations) .....	26
3.0 工作模式.....	28
3.1 普通模式.....	28
3.2 低速模式.....	28
3.3 睡眠模式.....	28
4.0 配置选项(通过芯片配置界面配置) .....	29
5.0 指令集合.....	31
6.0 绝对最大额定值.....	33
7.0 操作条件.....	33
8.0 电气特性.....	34
9.0 封装尺寸.....	37
10.0 封装 IR 回流焊曲线.....	38

## 0.0 总括

### 0.1 功能特性

- 有42个单字节指令
- 除跳转指令为两个周期指令以外, 其余为单周期指令
- 13-bit指令宽度
- 2K程序空间, GOTO指令能跳转到所有的ROM地址空间, 子程序能返回到所有的ROM地址空间
- 65个通用8位宽的寄存器
- 5级硬件堆栈
- 运行速度: DC-20 MHz 工作频率  
DC-100 ns 指令周期
- 支持直接与间接数据寻址方式
- 一个带可预置的8位定时/计数器 (Timer0)
- 内部上电复位电路 (POR), 内置点电压检测电路 (LVD)
- 上电复位定时器 (PWRT) 和振荡启动计数器 (Oscillator Start-up Timer OST)
- 内部振荡器集成了一个看门狗, 保证了可靠的操作, 同时可以软件使能关闭看门狗
- 两组双向输入输出I/O口
- 通过编程控制I/O端口的上拉/下拉、开漏等状态
- 通过INT管脚或者PortB的输入改变来实现睡眠唤醒
- 省电睡眠模式, 可以编程代码保护
- 提供以下振荡源的选择:
  - ERC: 外部的RC振荡器
  - IRC/ERIC: 内部RC振荡器或外部的电阻内部的电容RC振荡器
  - HF: 高频率的晶体振荡器
  - LF: 低频率的晶体振荡器
- 工作电压范围: 2.0V - 5.5V

## 0.2 概述:

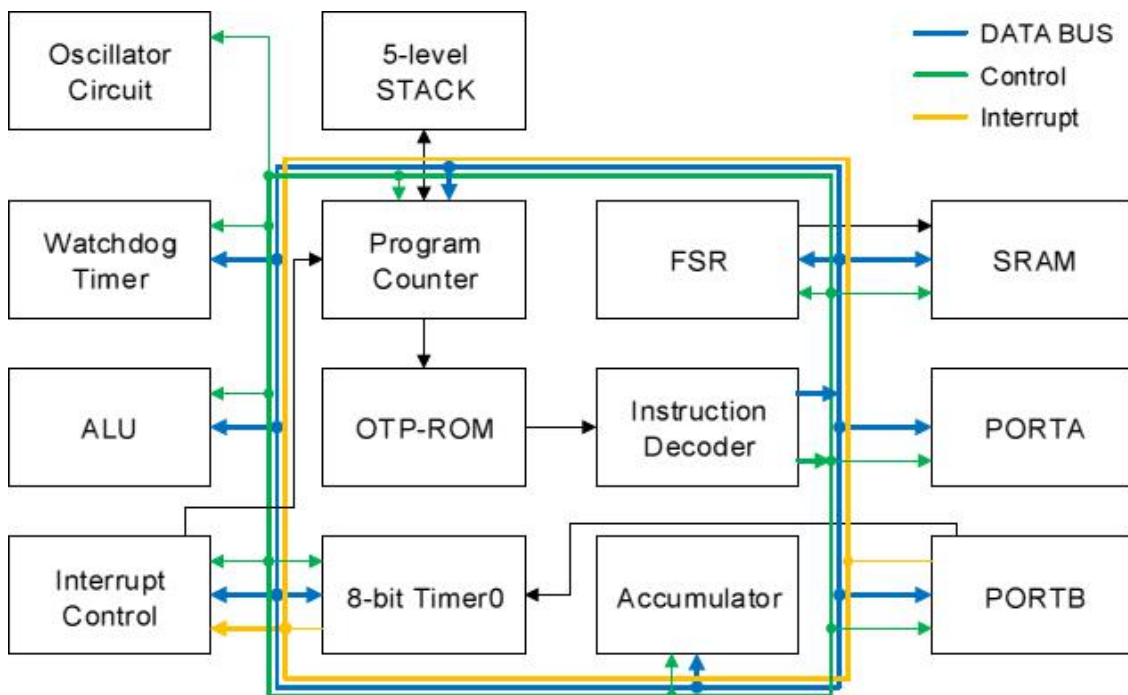
BL08P154是一款纯IO, OTP类型单片机. ROM是基于8位CMOS工艺制造的, 具有低功耗, 高速, 高噪声容限的特点. 它运用RISC的架构基础, 其指令共有42条, 大部分指令执行时间为单个指令周期(除分支指令为两个周期以外). 这种易用、易记的指令集大大缩短了开发时间。

BL08P154包含了上电复位(POR), 掉电复位(BOR), 上电复位计数器 ( PWRT), 振荡启动计数器 ( OST), 看门狗定时器 (Watchdog Timer), 双向三态I/O口, (可以设置为上拉/下拉、开漏), 省电睡眠模式, 一个带8位预置器的8位定时/计数器, 独立中断, 睡眠唤醒模式和可靠的代码保护等外设电路, 有两个振荡源可供用户配置选择。

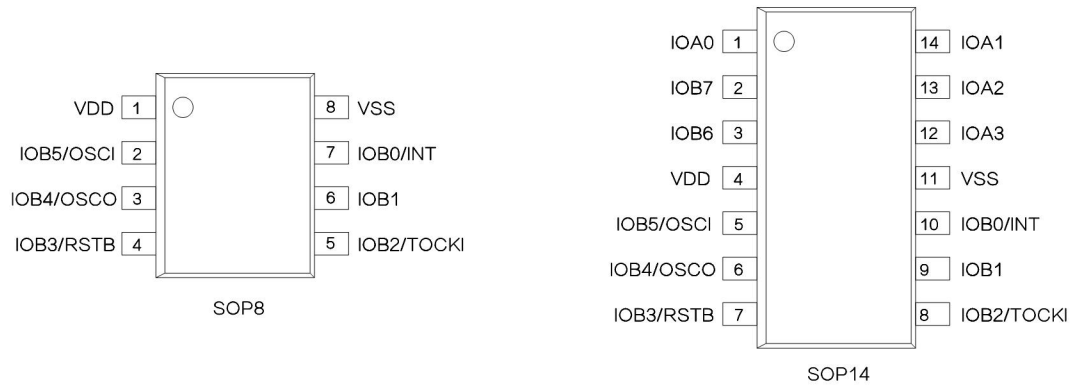
BL08P154包含了2K×13bits的程序存储空间。

BL08P154能直接或间接访问寄存器以及数据存储区, 所有的特殊功能寄存器分布在数据存储区。

## 0.3 结构图



#### 0.4 管脚图



#### 0.5 管脚功能描述

管脚名称	I/O	说明
IOA0 ~ IOA3	I/O	IOA0 ~ IOA3 双向I/O 可以设置为下拉
IOB0/INT	I/O	双向I/O口同时具有系统唤醒功能 可以设置为上拉/下拉和开漏 外部中断输入脚, 可以用上升或下降沿触发
IOB1	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉和开漏
IOB2/T0CK1	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/下拉和开漏 外部计数输入脚
IOB3/RSTB	I/O	输入口同时具有系统唤醒功能 软件设置为开漏输出 系统复位脚. 低电平复位. 设置为复位脚时上拉自动开启
IOB4/OSCO	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/开漏 晶体振荡器输出脚 (HF, LF, IRC_RTC模式)
IOB5/OSCI	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/开漏 晶体振荡器输入脚 (HF, LF, IRC_RTC模式)
IOB6 ~ IOB7	I/O	双向I/O口同时具有系统唤醒功能 软件设置为上拉/开漏
Vdd	-	电源
Vss	-	地

Legend: I=输入, O=输出, I/O=输入/输出

## 1.0 存储器结构

BL08P154 存储器包含程序存储器和数据存储器。

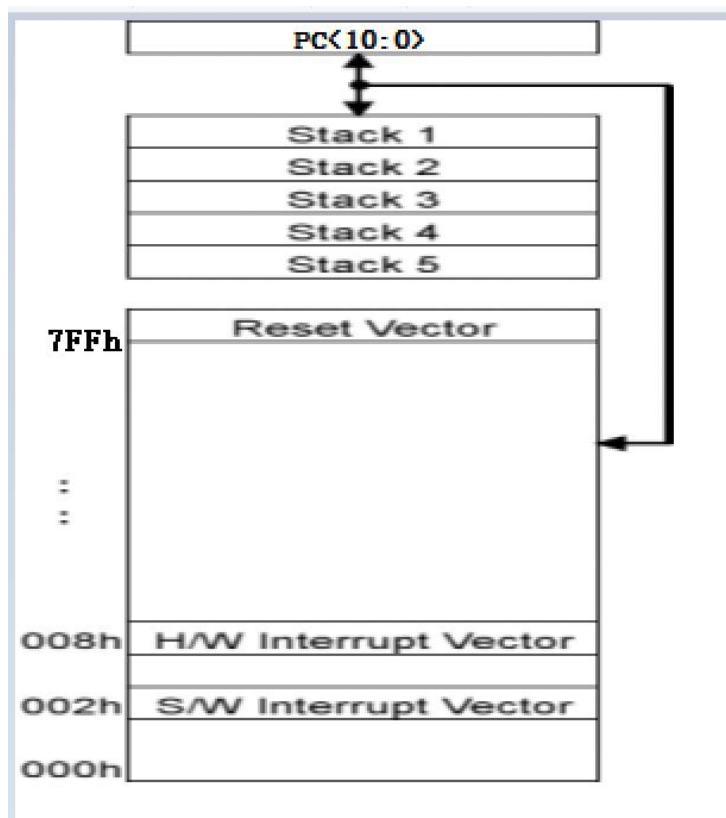
### 1.1 程序存储器

BL08P154有一个11位PC指针能访问2K×13的存储空间,其复位地址在7FFh。

H/W中断向量地址008h., S/W中断向量地址002h。

BL08P154的CALL/GOTO指令可以寻址所有存储空间。

程序存储器分布图和堆栈结构



BL08P154

### 1.2 数据存储器

数据存储器包含特殊功能寄存器组和通用寄存器组,所有通用寄存器可以直接寻址或者通过FSR寄存器间接寻址。特殊功能寄存器用来控制CPU或外围功能模块的工作。

表 1.1: BL08P154寄存器列表

地址	功能描述
00h	INDF
01h	TMR0
02h	PCL
03h	STATUS
04h	FSR
05h	PORTA
06h	PORTB
07h	通用寄存器
08h	PCON
09h	WUCON
0Ah	PCHBUF
0Bh	PDCON

0Ch	ODCON
0Dh	PHCON
0Eh	INTEN
0Fh	INTFLAG
10h-4Fh	通用寄存器



表1.2: 通过OPTION或IOST指令控制的寄存器

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION		INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0
05h (w)	IOSTA	Port A I/O控制寄存器							
06h (w)	IOSTB	Port B I/O控制寄存器							

表1.3: 特殊功能寄存器说明

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							
01h (r/w)	TMR0	8位定时/计数器							
02h (r/w)	PCL	PC指针低8位							
03h (r/w)	STATUS	RST	GP1	GP0	/T0	/PD	Z	DC	C
04h (r/w)	FSR	*	*	间接地址访问指针 (RAM选择寄存器)					
05h (r/w)	PORTA	-	-			IOA3	IOA2	IOA1	IOA0
06h (r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0

地址	说明	B7	B6	B5	B4	B3	B2	B1	B0
07h (r/w)	NG	NG							
08h (r/w)	PCON	WDTE	EIS	LVDTE	*	*	*	*	*
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0
0Ah (r/w)	PCHBUF	-	-	-	-	-	3 MSBs Buffer of PC		
0Bh (r/w)	PDCON		/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0
0Ch (r/w)	ODCON	ODB7	ODB6	ODB5	ODB4		ODB2	ODB1	ODB0
0Dh (r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4		/PHB2	/PHB1	/PHB0
0Eh (r/w)	INTEN	GIE	*	*	*	*	INTIE	PBIE	TOIE
0Fh (r/w)	INTFLAG	-	-	-	-	-	INTIF	PBIF	TOIF

Legend: - = unimplemented, read as '0', \* = unimplemented, read as '1', NG= no used bit

## 2.0 功能介绍

### 2.1 寄存器操作

#### 2.1.1 INDF (间接寻址寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
00h (r/w)	INDF	通过FSR 访问数据区(不是一个实际的物理地址)							

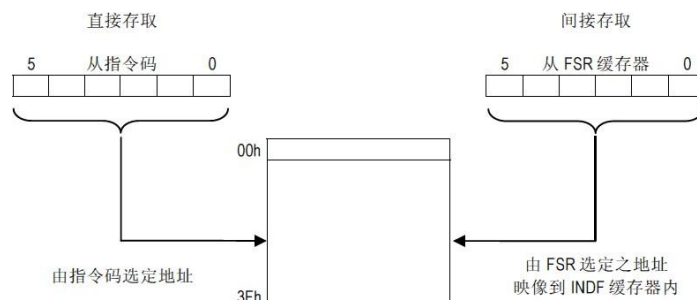
INDF不是一个实际的物理地址，间接寻址时INDF通过RAM选择寄存器（FSR）来访问其所指向的地址。间接寻址读操作直接读地址00h(FSR="0")，间接寻址不能对INDF直接进行写操作（尽管有些状态会发生改变）。

FSR的5-0位可以用来选择64个寄存器（地址:00h ~ 3Fh）。

#### 例 2.1:间接寻址

- 地址38内容为10h
- 地址39内容为0Ah
- 将38写入FSR 中
- 通过A读INDF返回10h
- FSR加1 (@FSR=39h)
- 通过A读INDF返回0A h

图2.1:直接/间接存取



#### 2.1.2 TMR0 (定时/计数器 Time lock/Counter register)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
01h (r/w)	TMR0	8位定时/计数器							

TMR0是一个8位定时/计数器寄存器，Timer0的时钟源可以取值于指令时钟或外部时钟（T0CKI pin），使用外部时钟需要设置OPTION的T0CS(T0CS=5)位为1。

使用TMR0的预置器需要设置OPTION的PSA (PSA =3)位为0，这种模式下TMR0值的改变，预置器被清零。

#### 2.1.3 PCL (Low Bytes of Program Counter) & Stack

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
02h (r/w)	PCL	PC低8位							

BL08P154的PC指针和堆栈的位数为11位，堆栈有5级，低位的PC指针为PCL寄存器，该寄存器时可读写的，高位的PC指针为PCH寄存器，该寄存器包含PC<10:8> 位，该寄存器不能直接读写。PCH寄存器的改变是通过PCHBUF寄存器来实现的。每一条指令执行的时候他的PC指针包含下一条指令的操作地址。指令没有改变PC内容时候、在每一个指令周期PC指针自动加1。

对于GOTO指令有PC<10:0>，PCL 映射成PC<7:0>，PCHBUF不变。

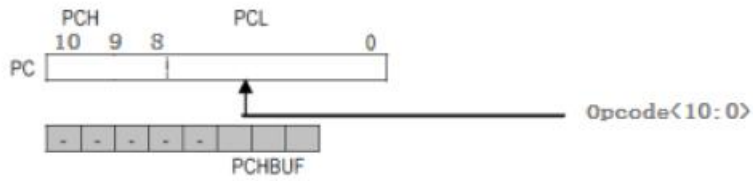
对于CALL指令有PC<10:0>，下一条指令地址被推进堆栈，PCL 映射成PC<7:0>，PCHBUF不变。

对于RETI, RETFIE, RETURN指令有PC<10:0>，PC的内容更改为出栈信息，PCL 映射成PC<7:0>，PCHBUF不变。

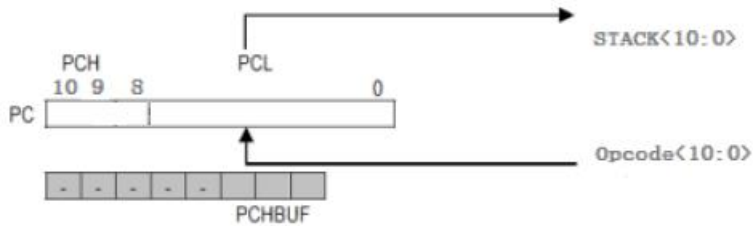
对于其他指令，PCL就是目标信息，PC<7:0>的内容就是指令地址。不管怎样，PC<10:8> 来源于 PCHBUF<2:0> 位 (PCHBUF→PCH)。PCHBUF不会改变，从而PCH不会改变。

图2.2:不同的指令调用PC指针跳转方式

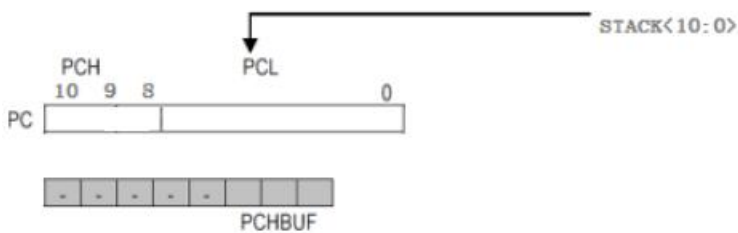
1、GOTO指令



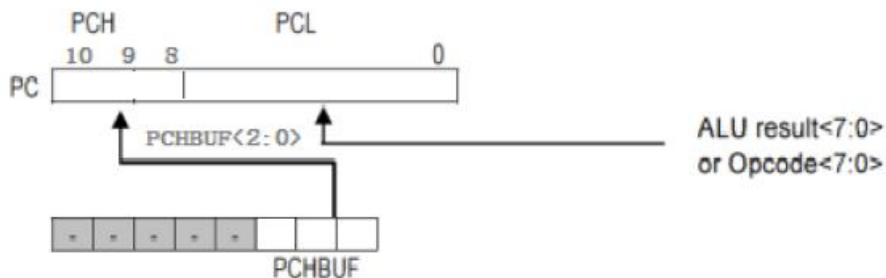
2、CALL指令



3、RETIA, RETFIE, RETURN指令



4、以PCL为目的的指令



注释1. PCHBUF只有在PCL内容是目标地址才有效，当PCL是运算结果时候，PCHBUF不起作用。

#### 2.1.4 STATUS (状态寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
03h (r/w)	STATUS	RST	GP1	GP0	/TO	/PD	Z	DC	C

状态寄存器包含运算标志，结果标志。

指令执行以后可能会影响STATUS寄存器的Z、DC、C标志位，则不能直接对这三个标志位进行写操作，这些标志位的设置由MCU的逻辑自动完成。同时，TO和PD位也是不能通过指令直接改变写操作。因此，以STATUS作为目标寄存器的指令后，结果可能会与预期的不同。例如：运行CLRR STATUS将把STATUS的高三位置零和Z标志位置1同时该寄存器的内容如下

0	0	0	u	u	1	u	u
---	---	---	---	---	---	---	---

u表示为指令执行前后该位没有发生改变

##### C:进位标志

ADDAR, ADDIA

= 1, 有进位

= 0, 无进位

SUBAR, SUBIA

= 1, 无借位

= 0, 有借位

注释：减法是通过将2的补第二个操作数的执行。旋转（RRR, RLR）指令，该位装载高或低位源寄存器位。

##### DC:辅助进位/借位标志.(低四位向高四位进位/借位标志)

ADDAR, ADDIA

= 1, 低4位有进位

= 0, 低4位无进位

SUBAR, SUBIA

= 1, 低4位无借位

= 0, 低4位有借位

##### Z:零标志位

= 1, 算术或逻辑运算结果为“0”时

= 0, 算术或逻辑运算结果不为“0”时

##### /PD:系统休眠标志位

= 1, 当系统上电时或执行“CLRWDT”指令后

= 0, 当执行“SLEEP”指令后

##### /TO:看门狗溢出标志位

= 1, 当系统上电时或执行“CLRWDT”或SLEEP指令后

= 0, 看门狗定时器溢出

##### GP1:GP0:通用寄存器读/写位

##### RST:定义系统复位类型位.

= 1, Port B脚位变化唤醒SLEEP

= 0, 其他类型唤醒.

### 2.1.5 FSR (间接寻址指针)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
04h (r/w)	FSR			间接寻址指针					

**Bit5:Bit0** : 用来选择访问间接寻址时目标寄存器地址. 具体描述见2.1.1。

**Bit7:Bit6** : 没有使用

### 2.1.6 PORTA, PORTB (Port 寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
05h (r/w)	PORTA	-	-	-	-	IOA3	IOA2	IOA1	IOA0
06h (r/w)	PORTB	IOB7	IOB6	IOB5	IOB4	IOB3	IOB2	IOB1	IOB0

读端口(PORTA, PORTB 寄存器)的状态依赖于该端口是输入/输出模式, 写端口是向锁存器写数据。

PORTA 是一个4位端口数据寄存器, 只有低4位被使用 (PORTA<3:0>). Bit7~Bit6没有使用, 置0。

PORTB 是一个8位端口数据寄存器。

### 2.1.7 CHIPCON (芯片控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
08h (r/w)	PCON	WDTE	EIS	LVDTE	-	-	-	-	-

**LVDTE** : LVDT (低电压检测) 使能位

= 0, 关闭 LVDT

= 1, 使能 LVDT

**EIS** : 定义管脚B0/INT功能位

= 0, IOB0作为双向I/O 口, 屏蔽了INT功能.

= 1, INT (外部中断输入脚), 在这种模式下, PORTB 的IOB0必须置“1”. IOB0作为I/O口输入功能通过硬件屏蔽了, 读取INT管脚信息的与读PORTB方式相同

**WDTE** : WDT (watch-dog timer) 使能看门狗定时器

= 0, 关闭WDT

= 1, 使能WDT

### 2.1.8 WUCON (Port B输入改变/唤醒控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
09h (r/w)	WUCON	WUB7	WUB6	WUB5	WUB4	WUB3	WUB2	WUB1	WUB0

**WUB0** : = 0, 禁止IOB0 输入改变/唤醒功能

=1, 使能IOB0 输入改变/唤醒功能

**WUB1** : = 0, 禁止IOB1 输入改变/唤醒功能

=1, 使能IOB1 输入改变/唤醒功能

**WUB2** : = 0, 禁止IOB2 输入改变/唤醒功能

=1, 使能IOB2 输入改变/唤醒功能

**WUB3** : = 0, 禁止IOB3 输入改变/唤醒功能

=1, 使能IOB3 输入改变/唤醒功能

**WUB4** : = 0, 禁止IOB4 输入改变/唤醒功能

=1, 使能IOB4 输入改变/唤醒功能

**WUB5** : = 0, 禁止IOB5 输入改变/唤醒功能

=1, 使能IOB5 输入改变/唤醒功能

**WUB6** : = 0, 禁止IOB6 输入改变/唤醒功能

=1, 使能IOB6 输入改变/唤醒功能

**WUB7** : = 0, 禁止IOB7 输入改变/唤醒功能

=1, 使能IOB7 输入改变/唤醒功能

### 2.1.9 PCHBUF (PC指针高位缓冲区)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Ah (r/w)	PCHBUF	-	-	-	-	-	3MSBs 缓冲		

**Bit1:Bit0** : 见2.1.3

**Bit7:Bit2** : 没有使用, 置 0

### 2.1.10 PDCON (I/O下拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Bh (r/w)	PDCON	-	/PDB2	/PDB1	/PDB0	/PDA3	/PDA2	/PDA1	/PDA0

**/PDA0** : = 0, 使能IOA0内部下拉

= 1, 禁止IOA0内部下拉

**/PDA1** : = 0, 使能IOA1内部下拉

= 1, 禁止IOA1内部下拉

**/PDA2** : = 0, 使能IOA2内部下拉

= 1, 禁止IOA2内部下拉

**/PDA3** : = 0, 使能IOA3内部下拉

= 1, 禁止IOA3内部下拉

**/PDB0** : = 0, 使能IOB 0内部下拉

=1, 禁止IOB0内部下拉

**/PDB1** : = 0, 使能IOB1内部下拉

=1, 禁止IOB1内部下拉

**/PDB2** : = 0, 使能IOB2内部下拉

=1, 禁止IOB2内部下拉

### 2.1.11 ODCON (I/O开漏控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Ch (r/w)	ODCON	ODB7	ODB6	ODB5	ODB4	-	ODB2	ODB1	ODB0

**ODB0** : = 0, 禁止IOB0内部开漏  
=1, 使能 IOB0内部开漏

**ODB1** : = 0, 禁止IOB1内部开漏  
=1, 使能 IOB1内部开漏

**ODB2** : = 0, 禁止IOB2内部开漏  
=1, 使能 IOB2内部开漏

**ODB4** : = 0, 禁止IOB4内部开漏  
=1, 使能 IOB4内部开漏

**ODB5** : = 0, 禁止IOB5内部开漏  
=1, 使能 IOB5内部开漏

**ODB6** : = 0, 禁止IOB6内部开漏  
=1, 使能 IOB6内部开漏

**ODB7** : = 0, 禁止IOB7内部开漏  
=1, 使能 IOB7内部开漏

### 2.1.12 PHCON (I/O上拉控制寄存器)

地址Bank0	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Dh (r/w)	PHCON	/PHB7	/PHB6	/PHB5	/PHB4	-	/PHB2	/PHB1	/PHB0

**/PHB0** : = 0, 使能IOB0内部上拉.  
= 1, 禁止IOB0内部上拉

**/PHB1** : = 0, 使能IOB1内部上拉.  
= 1, 禁止IOB1内部上拉

**/PHB2** : = 0, 使能IOB2内部上拉  
= 1, 禁止IOB2内部上拉

**/PHB4** : = 0, 使能IOB4内部上拉.  
= 1, 禁止IOB4内部上拉

**/PHB5** : = 0, 使能IOB5内部上拉  
= 1, 禁止IOB5内部上拉

**/PHB6** : = 0, 使能IOB6内部上拉  
= 1, 禁止IOB6内部上拉

**/PHB7** : = 0, 使能IOB7内部上拉  
= 1, 禁止IOB7内部上拉

### 2.1.13 INTEN (中断使能寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Eh (r/w)	INTEN	GIE	-	-	-	-	INTIE	PBIE	T0IE

**T0IE** : Timer0溢出中断使能位。

= 0, 禁止Timer0溢出中断

= 1, 使能Timer0溢出中断

**PBIE** : Port B输入改变中断使能位

= 0, 禁止Port B输入改变中

= 1, 使能Port B输入改变中

**INTIE** : 外部中断使能位

= 0, 禁止外部中断.

= 1, 使能外部中断

**GIE** : 所有中断使能位。

= 0, 禁止所有中断, 如果是睡眠唤醒, PC置为SLEEP后面指令的地址

= 1, 使能所有中断, 如果是睡眠唤醒, PC置为中断地址 008H

**注释:** 在中断事件发生时, GIEB被硬件清零并禁止一切中断, 所以GIE以及与该中断相关的中断屏蔽位需要重开启。

RETFIE 为退出中断程序并重新设置GIE =1允许中断。

### 2.1.14 INTFLAG (中断标志寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
0Fh (r/w)	INTFLAG	-	-	-	-	-	INTIF	PBIF	T0IF

**T0IF** : 溢出中断标志, 发生Timer0溢出中断置1, 软件设置清零

**PBIF** : Port B输入改变中断标志. Port B输入改变时置1, 软件设置清零

**INTIF** : 外部中断标志. 当管脚INT上升沿/下降沿 (是上升沿/下降沿由 INTEDG 位 (OPTION<6>)决定) 时置1, 软件设置清零



### 2.1.15 ACC (Accumulator)累加器

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (r/w)	ACC	累加器							

累加器是一个内部数据转化、指令操作和存放操作结果的存储单元，不能被访问。

### 2.1.16 OPTION Register (选项寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	OPTION	-	INTEDG	T0CS	T0SE	PSA	PS2	PS1	PS0

通过OPTION 指令访问，在执行OPTION 指令时候，该数据单元由ACC（累加器）转化为选项寄存器（OPTION Register）。选项寄存器是一个7位只写寄存器，它的一些控制位主要用来配置与Timer0/WDT 分频器，Timer0，外部中断选项相关信息。

#### PS2:PS0 : 分频比选择控制位

PS2:PS0	Timer0 Rate	WDT Rate
0 0 0	1:2	1:1
0 0 1	1:4	1:2
0 1 0	1:8	1:4
0 1 1	1:16	1:8
1 0 0	1:32	1:16
1 0 1	1:64	1:32
1 1 0	1:128	1:64
1 1 1	1:256	1:128

**PSA** : 分频器选择位.

- = 1, 预分频器分配给WDT (看门狗定时器)
- = 0, 预分频器分配给TMR0 (Timer0)

**T0SE** : TMR0触发方式控制位

- = 1, T0CKI脚下降沿触发计数
- = 0, T0CKI脚上升沿触发计数

**T0CS** : TMR0 时钟源选择控制位

- = 1, 外部T0CKI脚. 当IOST IOB2 = "0".时, IOB2/T0CKI脚被强制设置为输入
- = 0, 内部指令时钟

**INTEDG** : 中断触发方式控制位.

- = 1, 中断触发方式为INT脚上升沿触发
- = 0, 中断触发方式为INT脚下降沿触发

### 2.1.17 IOSTA&IOSTB (I/O口控制寄存器)

地址	名称	B7	B6	B5	B4	B3	B2	B1	B0
N/A (w)	IOSTA					IOSTA3	IOSTA2	IOSTA1	IOSTA0
N/A (w)	IOSTB	IOSTB7	IOSTB6	IOSTB5	IOSTB4	IOSTB3	IOSTB2	IOSTB1	IOSTB0

通过IOST指令访问，通过指令IOST R (05h~06h)把累加器A的内容加载到I/O控制寄存器，按位将IOSTA, IOSTB设为1表示该脚为输入（高阻抗）、设为0时表示该脚为输出。

IOST寄存器只写，系统复位以后设置为输入（高阻抗）。

## 2.2 I/O Ports

PortA和PortB为双向三态I/O口。其中，IOB3为输入口或者开漏输出口，IOB2需要通过选项寄存器（Option）的T0CS（(OPTION<5>）位控制，此外所有I/O的输入/输出方式由I/O控制寄存器(IOSTB)设置。

IOB<7:4>和IOB<2:0>有相应的上拉控制位(PHCON 寄存器)来设置使能内部上拉，如果设置为输出模式，内部上拉功能会自动关闭。IOB<7:4>和IOB<2:0>还有相应的漏极开路控制位(ODCON 寄存器), 当这些脚设置为输出模式, 通过此寄存器使能开漏输出。

IOA<3:0>和IOB<2:0>有相应的下拉控制位(PDCON寄存器)来设置使能内部下拉，如果设置为输出模式，内部下拉功能会自动关闭。

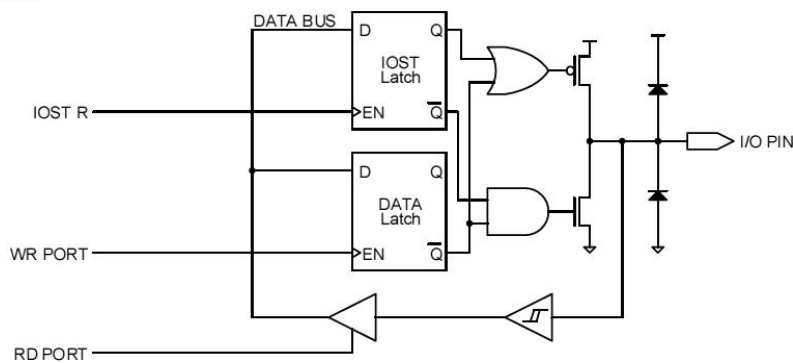
IOB<7:0> 有输入改变中断/唤醒功能.它的每个管脚是否具有该功能通过取决于WUCON寄存器的相应位。

当EIS(PCON<6>)=1 时，IOB0作为外部中断输入脚，在该模式下IOB0 输入改变中断/唤醒功能被硬件屏蔽，即使软件已经设置为中断/唤醒功能可用也不可启用该功能。

通过配置字能交替设置I/O口的不同功能，功能交替设置完以后，读的I/O的值为0。

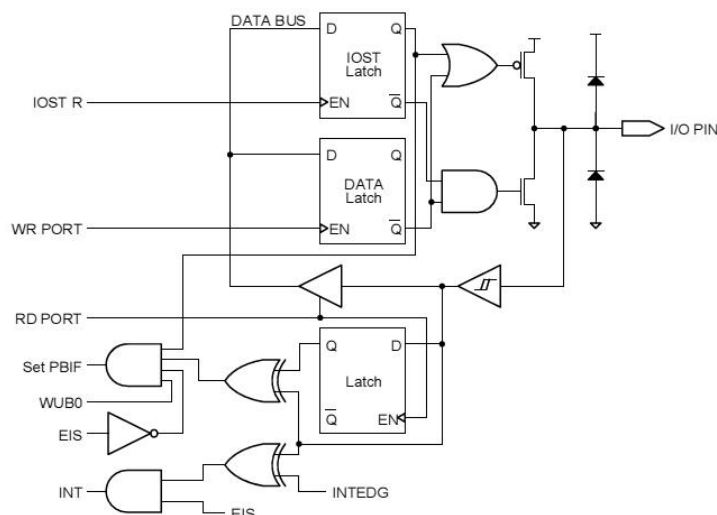
图2.3: I/O 脚的结构图

IOA3 ~ IOA0:



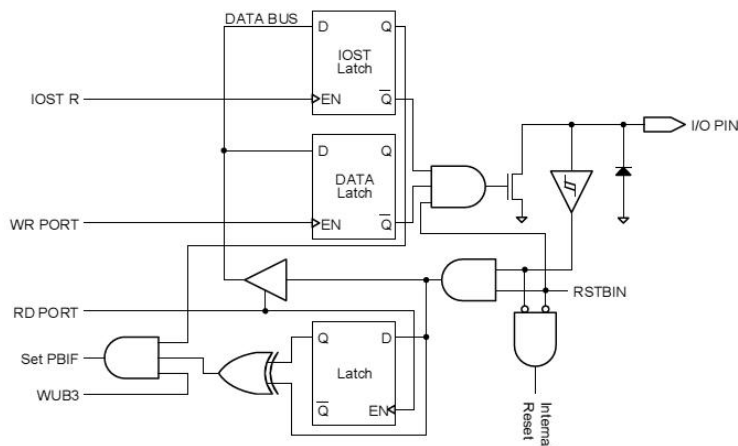
下拉在图中未显示

IOB0/INT:



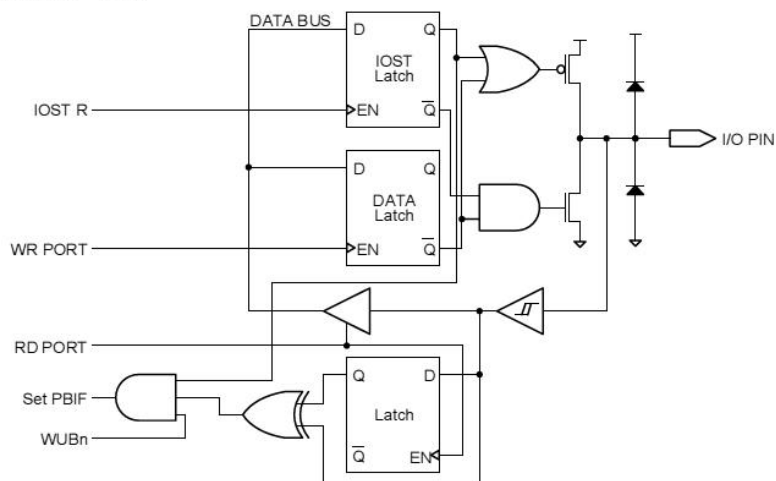
上拉/下拉和漏极开漏在图中未显示

IOB3:



电压在这个引脚禁止超过VDD

IOB7 ~ IOB4, IOB2 ~ IOB1:



上拉/下拉和漏极开漏在图中未显示

## 2.3 Timer0/WDT & Prescaler

### 2.3.1 Timer0

Timer0为8位定时/计数器， Timer0 的时钟源可以是内部或外部时钟源(T0CKI pin)

#### 2.3.1.1 使用内部时钟: 定时模式

T0CS(OPTION<5>)=0为定时模式，定时模式在没有分频的情况下，定时寄存器每个指令周期自动加1，设置TMR0以后，定时器将在两个时钟周期以后开始自增。

#### 2.3.1.2 使用外部时钟: 计数模式

T0CS(OPTION<5>)=1为计数模式，通过T0CKI管脚的上升或下降沿触发。具体上升或下降沿触发, 由T0SE 位(OPTION<4>)决定 (1: 下降沿, 0: 上升沿)。外在时钟要求与内部时钟(Tosc)同步. 同步以后, Timer0 实际增加有一个延迟。

在没有预分频的情况下，外部时钟输入同样也可以作为预分频器输出；T0CKI与内部时钟同步时能方便处理在T2 和 T4周期上的预分频。因此T0CKI为高或低电平必须要保持两个以上时钟周期才有效。

在有预分频的情况下，外部时钟输入被异步分频器分频，这种常用来计算波形。因此, T0CKI的一个波形周期至少4Tosc才能被预分频器分频。

### 2.3.2 看门狗定时器 (WDT)

看门狗定时器 (WDT) 的运行依赖于芯片里的RC振荡器，无需任何额外电路即能工作。不管时钟OSCI和OSCO管脚是否关闭，它都能运行，例如在睡眠模式下, WDT也正常运行。在一般操作或睡眠模式情况下，看门狗定时器的溢出都会导致MCU复位同时T0 (STATUS<4>)位被清零。

WDTE 位(PCON<7>)控制WDT是否使能, 当其清零时. 看门狗定时器停止工作。

在没有预分频器时, 看门狗的溢出时间为18 ms, 4.5ms, 288ms, 72ms, 这个时间可以通过SUT<1:0> 设置。

如果需要看门狗的t溢出周期变长, 可以通过设置OPTION寄存器使用预分频器，如看门狗定时器分频大于1:128., 可以实现最长的看门狗溢出周期为36.8 秒。

CLRWDWT指令能使WDT和预分频器清零。

SLEEP 指令重置WDT和预置器， 启用看门狗就给机器分派了一个最大睡眠时间。

### 2.3.3 Prescaler (预分频器)

有一个8位的向下计数器作为Timer0和看门狗定时器(WDT)的预分频器。注意该预分频器只能分配给Timer0 或 WDT使用，不能两者同时使用。PSA 位(OPTION<3>) 决定预分频器是指派给Timer0还是WDT. PS<2:0> 位(OPTION<2:0>) 配置分频比。

当作为Timer0的预分频器的时候， TMR0会被预分频器清零。当作为WDT的预置器的时候， CLRWD 指令会清除预分频器内容。预分频器不能读写，机器复位， 预分频器各位全为1。

为了避免机器非正常复位，当Timer0 或 WDT的预分频器的分配发生改变的时候，需要执行CLRWDWT 或 CLRR TMR0 指令，反之亦然。

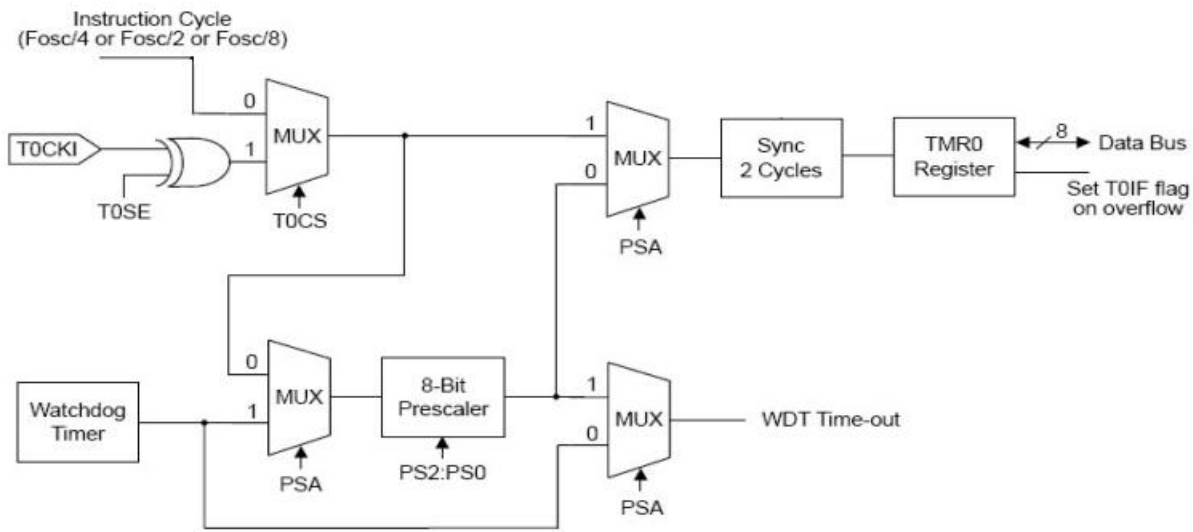


图2.4: Timer0/WDT Prescaler结构图

## 2.4 中断方式

BL08P154 系统有三种中断方式:

1. INT 管脚的外部中断
2. TMR0 溢出中断
3. Port B 输入改变中断 (IOB7:IOB0脚)

INTFLAG为中断标志寄存器, 决定该寄存器机器所发生的中断状态。

中断允许总控位GIE (INTEN<7>), 能使所有中断被开放 (GIE=1) 或屏蔽所有中断 (GIE=0), 每个中断能否启用决定INTEN 寄存器同时保证GIE=1。

中断发生时, GIE 位 (在中断发生前GIE 位和该中断相关的中断屏蔽位置1) 被硬件清零, 从而禁止进一步中断 (BL08P154不区分中断优先级), 同时下条指令跳到008h后开始执行。中断标志位在中断允许总控位GIE重新置1的时候, 需要用软件清零, 以防止重复中断。一个中断标志位 (PBIF除外的) 会被它的中断事件置1, 而不管与它相关的中断屏蔽位是否启用。

通过INTFLAG 和INTEN 的相应中位来判断是否发生中断以及中断类型。当通过INT指令发生软中断时, 下条指令跳到002后开始执行。

### 2.4.1 外部中断

外部中断的INT管脚上是上升沿还是下降沿触发, 由 INTEDG 位 (OPTION<6>)决定, 当一个有效的跳变发生时标志位INTIF置1, 如INTIE位(INTEN<2>)清零, 该中断被屏蔽。在睡眠之前INTIE 位已被置1, INT管脚可以作为系统睡眠条件。在睡眠之前GIE位已被置1机器唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。

### 2.4.2 Timer0 中断

TMR0发生溢出 (FFh → 00h)时T0IF标志位置1 (INTFLAG<0>). T0IE 位(INTEN<0>)清零, 该中断被屏蔽。

### 2.4.3 Port B 输入改变中断

在输入改变中断触发时, IOB<7:0> PBIF标志位置1 (INTFLAG<1>). PBIE位(INTEN<1>)清零, 该中断被屏蔽。

在输入改变中断发生之前, 必须读取port B信息. 与PortB的管脚相对应的WUBn位 (WUCON<7:0>) 清零 或设置为输出 或 IOB0 脚设置为外部中断输入脚 INT时, 都拥有该功能。

PBIE在睡眠之前置1, Port B 输入脚改变中断也可以作为睡眠唤醒条件。在睡眠之前GIE位已被置1, MCU唤醒以后会执行中断服务程序, 否则会运行睡眠以后的下一条指令。

## 2.5 省电模式 (SLEEP)

执行SLEEP 指令以后MCU进入省电模式。

执行SLEEP 指令， /PD 位清零 (STATUS<3>)， /TO位置1，看门狗清零同时保持运行状态，晶体停振，所有I/O维持原状态。

### 2.5.1 睡眠唤醒

在睡眠状态下，单片机能通过以下方式唤醒：

1. RSTB 管脚复位
2. 看门狗复位 (如果设置了看门狗)。
3. PB0/INT管脚中断，或PORTB 输入改变中断。

外部的RSTB管脚和看门狗溢出都能使MCU复位. 通过查看 /PD 和/TO 位可以判断是哪种复位，/PD位置1为上电复位，置0为执行SLEEP， /TO 位置0为看门狗溢出复位。.

若要MCU 通过中断唤醒，该中断使能位必须置1，不管中断唤醒GIE是否置1。当GIE位被清零， MCU唤醒后执行SLEEP的下一条指令；当GIE位被置1， 机器唤醒以后跳转到中断复位地址 (008h)。在高频或低频模式MCU复位延迟时间为18/4.5/288/72ms (该延迟时间由SUT<1:0>设置) 加上64个振荡周期。

在IRC/ERIC or ERC 模式， MCU复位延迟时间为640us。

## 2.6 复位 (RESET)

BL08P154单片机能通过以下方式复位：

1. 上电复位(POR)
2. 掉电复位(Brown-out Reset BOR)
3. RSTB 管脚复位
4. 看门狗WDT溢出复位

有的寄存器在某种复位条件下没有影响，在上电和其他一些复位情况下它们的状态是未知的。在上电复位，RSTB 管脚复位，看门狗WDT溢出复位后，大多数寄存器会回到复位前的状态。

如果用户把RSTB管脚连接到Vdd, MCU会对Vdd上升信号进行检测, 由此可以产生上电复位脉冲信号。

掉电复位作为一种典型应用主要用在 AC 或重载的应用上。芯片上的低电压检测模块检测到电压低于某个固定的值的时候, 可以使芯片复位，这样能保证芯片只能在正常电压范围内工作。

RSTB或WDT睡眠唤醒也会导致芯片复位，根据不同的复位状态设置对/TO和/PD位(STATUS<4 :3>)置1或清零。

### 2.6.1 上电复位计数器(Power-up Reset Timer PWRT)

在Power-on Reset (POR)， Brown-out Reset (BOR)， RSTB Reset 或 看门狗溢出复位后，上电复位计数器会提供一个18/4.5/288/72ms 延迟时间 (该延迟时间由SUT<1:0>设置) (或 640us, 基于不同的振荡源和复位条件)。只要 PWRT 在运行，设备就一直保持的复位状态。Vdd、温度和其他变化而会影响 PWDT 控制的设备延迟时间。

表2.1: PWRT Period

Oscillator Mode	Power-on Reset Brown-out Reset	RSTB Reset WDT time-out Reset
ERC & IRC/ERIC	18/4.5/288/72 ms	640 us
HF & LF	18/4.5/288/72 ms	18/4.5/288/72ms

## 2.6.2 振荡启动计数器(Oscillator Start-up Timer OST)

在HF或 LF振荡模式下,在PWRT 延迟 ( $18/4.5/288/72\text{ms}$ ) 之后,振荡启动计数器会再提供一个64个clock的延迟。这种延迟晶体谐振器能提供稳定的振荡源,这段时间内只要OST在工作,设备就一直保持在复位状态。在OSCI 信号的振幅到达振荡器输入最大振幅之后,该计数器才开始增加计数。

## 2.6.3 复位顺序

BL08P154复位时序如下:

1. 复位锁存器置1, PWRT & OST 清零。
2. 当内部的POR, BOR, RSTB 复位或 WDT溢出复位脉冲加载完成后, PWRT开始计数。
3. PWRT溢出以后, OST开始计数延迟。
4. OST延迟完成以后, 复位锁存器清零, 最后芯片得到一个复位信号。

在高频或低频振荡模式, MCU复位延迟时间为 $18/4.5/288/72\text{ms}$ 加上64个振荡周期, 在IRC/ERIC, ERC振荡模式下, 单片机会在Power-on Reset (POR), Brown-out Reset (BOR), 或RSTB复位以后再延迟640us。

图2.9: 复位电路结构图

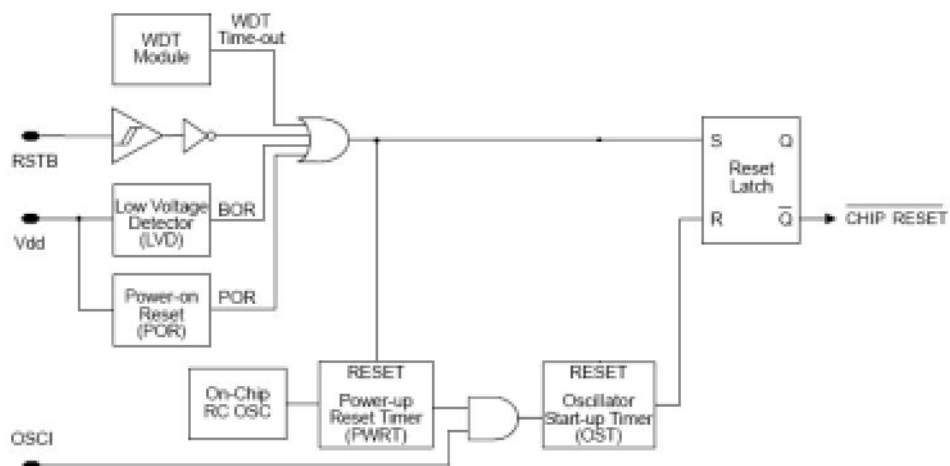




表2. 2: 复位以后各个寄存器状态列表

寄存器	地址	上电复位 掉电复位	RSTB复位 WDT 复位
ACC	N/A	xxxx xxxx	uuuu uuuu
OPTION	N/A	-011 1111	-011 1111
IOSTA	N/A	---- 1111	---- 1111
IOSTB	N/A	1111 1111	1111 1111
INDF	00h	xxxx xxxx	uuuu uuuu
TMR0	01h	xxxx xxxx	uuuu uuuu
PCL	02h	1111 1111	1111 1111
STATUS	03h	0001 1xxx	000# #uuu
FSR	04h	11xx xxxx	11uu uuuu
PORTA	05h	---- xxxx	uuuu uuuu
PORTB	06h	xxxx xxxx	uuuu uuuu
General Purpose Register	07h	xxxx xxxx	xxxx xxxx
PCON	08h	101- ----	101- ----
WUCON	09h	0000 0000	0000 0000
PCHBUF	0Ah	---- -000	---- -000
PDCON	0Bh	1111 1111	1111 1111
ODCON	0Ch	0000 0000	0000 0000
PHCON	0Dh	1111 1111	1111 1111
INTEN	0Eh	0--- -000	0--- -000
INTFLAG	0Fh	---- -000	---- -000
General Purpose Register	10 ~ 3Fh	xxxx xxxx	uuuu uuuu

Legend: u = 不变, x = 未知, - = 不起作用, # = 参见下表的值

表2.3: RST //TO //PD 复位和唤醒后的状态

RST	/TO	/PD	复位方式
0	1	1	Power-on Reset
0	1	1	Brown-out reset
0	u	u	RSTB Reset during normal operation
0	1	0	RSTB Reset during SLEEP
0	0	1	WDT Reset during normal operation
0	0	0	WDT Wake-up during SLEEP
1	1	0	Wake-up on pin change during SLEEP

Legend: u =不变

表2.4: /TO /PD状态位影响事件

事件	/TO	/PD
Power-on	1	1
WDT Time-Out	0	u
SLEEP instruction	1	0
CLRWDT instruction	1	1

Legend: u =不变

## 2.7 时钟配置 (Oscillator Configurations)

BL08P154有六种不同的时钟配置，用户可通过芯片配置字来选择相应的时钟：

- IRC: 内部RC振荡器
- ERC: 外部RC振荡器
- ERIC: 外部电阻R内部电容C振荡器
- XT: 外部振荡器
- LF: 低频晶振
- HF: 高频晶振

IRC,ERC, ERIC 振荡模式是成本最节省的, 主要使用在定时不须特别精确的场合，

单片机具有 4 种不同的RC 振荡频率， 8MHz， 4MHz， 1MHz， 和 455KHz, 通过芯片配置字来设置, 或者通过改变外部的电阻或电容来实现。

XT, LF, HF 震荡模式用于定时精确度要求较高的场合。震荡频率取决于所用的外部晶振。

图2.14: IRC 振荡器模式 (内部电阻电容 振荡器)

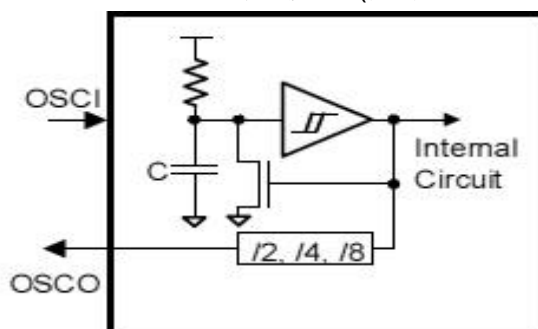


图2.15:ERC 振荡器模式 (外部电阻电容 振荡器)

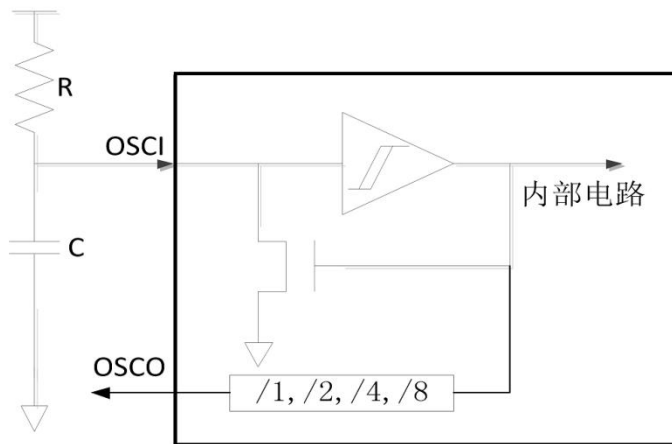


图2.16: ERIC 振荡器模式 (外部电阻内部电容 振荡器)

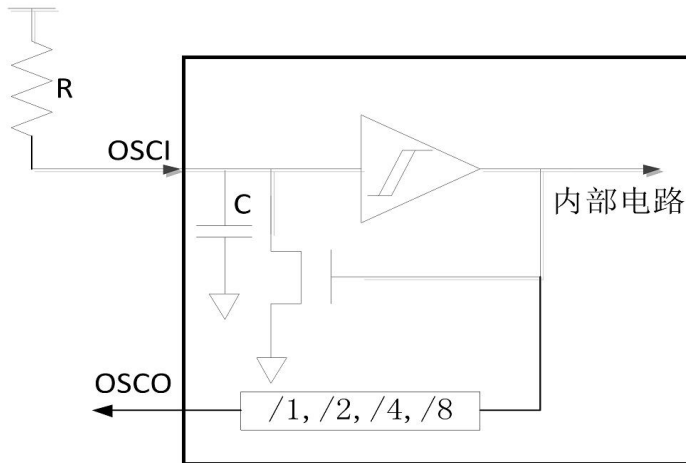


图2.17: XT 振荡器模式 (外接晶振)

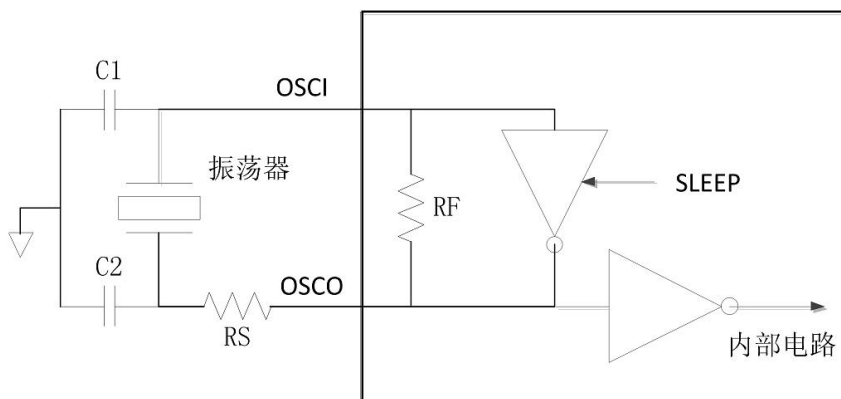
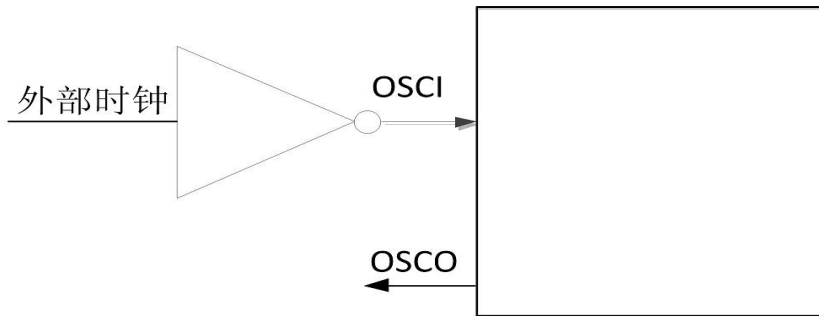


图2.18: HF或LF 振荡器模式 (外部时钟输入)



### 3.0 工作模式

BL08P154 可以在 3 种工作模式下以不同的时钟频率工作，这些模式可以控制振荡器的工作、程序的执行以及模拟电路的功能损耗。

- 普通模式：系统高速工作模式；
- 低速模式：系统低速工作模式；
- 省电模式：系统省电模式（睡眠模式）。

#### 3.1 普通模式

普通模式是系统高速时钟正常工作模式，系统时钟源由高速振荡器提供。程序被执行。上电复位或任意一种复位触发后，系统进入普通模式执行程序。当系统从睡眠模式被唤醒后进入普通模式。普通模式下，高速振荡器正常工作，功耗最大。

- 程序被执行，所有的功能都可控制。
- 系统速率为高速。
- 高速振荡器和内部低速 RC 振荡器都正常工作。
- 系统从睡眠模式唤醒后进入普通模式。

#### 3.2 低速模式

低速模式为系统低速时钟正常工作模式。系统时钟源由内部低速RC振荡器提供。

- 程序被执行，所有的功能都可控制。
- 内部低速 RC 振荡器正常工作。

#### 3.3 睡眠模式

睡眠模式是系统的休眠状态，不执行程序，振荡器也停止工作。

- 执行 sleep 指令，程序停止执行，所有的功能被禁止。
- 所有的振荡器，包括外部高速振荡器、内部高速振荡器和内部低速振荡器都停止工作。
- 在关闭看门狗的情况下，功耗约1uA。
- 在打开看门狗的情况下，功耗约2.5uA。

#### 4.0 配置选项(通过芯片配置界面配置)

表4.0: 配置选项0

位	名称	说明
2~0	Fosc<2:0>	振荡源选择位 = 0 0 0→ERC mode (external R & C) (默认) IOB4/OSCO管脚为取OSCO功能 = 1 1 0→HF mode = 1 0 1→XT mode = 1 0 0→LF mode = 0 1 1→IRC mode (internal R & C) IOB4/OSCO管脚为取OSCO功能 = 0 0 1→ERIC mode (external R & internal C) IOB4/OSCO管脚为取OSCO功能
5~3	LVDT<2:0>	低电压检测选择位 = 0 0 0→禁止低电压检测 (默认) = 0 0 1→enable, LVDT voltage = 2.0V, 睡眠模式关闭 = 0 1 0→enable, LVDT voltage = 2.0V = 0 1 1→enable, LVDT voltage = 3.6V = 1 0 0→enable, LVDT voltage = 1.8V = 1 0 1→enable, LVDT voltage = 2.2V = 1 1 0→enable, LVDT voltage = 2.4V = 1 1 1→enable, LVDT voltage = 2.6V
7~6	RCM<1:0>	IRC选择位 = 0 0→4MHz (默认) = 0 1→8MHz = 1 0→1MHz = 1 1→455KHz
10~8	SUT<2:0>	PWRT & WDT计数周期选择位 = 0 0 0→PWRT = WDT prescaler rate = 18ms (默认) = 0 0 1→PWRT = WDT prescaler rate = 4.5ms = 0 1 0→PWRT = WDT prescaler rate = 288ms = 0 1 1→PWRT = WDT prescaler rate = 72ms = 1 0 0→PWRT = 640us, WDT prescaler rate = 18ms = 1 0 1→PWRT = 640us, WDT prescaler rate = 4.5ms = 1 1 0→PWRT = 640us, WDT prescaler rate = 288ms = 1 1 1→PWRT = 640us, WDT prescaler rate = 72ms
11	OSCO	IRC/ERIC/ERC 模式下IOB4/OSCO功能选择位置 = 0, IOB4 (默认) = 1, OSCO
12	RSTBIN	IOB3/RSTB选择位置 = 0, IOB3 (默认) = 1, RSTB

表4.1: 配置选项1

位	名称	说明
0	WDTEN	看门狗使能位 = 0, 禁止WDT (默认) = 1, 使能WDT
1	PROTECT	代码保护选择位 = 0→代码不加密EPROM code protection off (默认) = 1→代码加密EPROM code protection on
3~2	OSCD<1:0>	指令运行周期选择位 = 0 0→ 1个振荡周期 (默认) = 0 1→ 2个振荡周期 = 1 0→ 4个振荡周期 = 1 1→ 8个振荡周期(低功耗模式)
5	RDPORT	IO作为输出时, 读端口方式控制位 = 0, 从寄存器读 (默认) = 1, 从管脚读
6	SCHMITT	I/O输入缓冲控制位 = 0, 通过Schmitt触发器 (默认) = 1, 不通过Schmitt触发器
7	IOB3OD-	IOB3开漏输出控制位 = 0, IOB3口为I/O口通过IOSTB3控制输入输出 (默认) = 1, IOB3口作为输出时为开漏输出

表4.2: 配置选项2

位	名称	说明
8	POWER_SAVE	节能选择位 = 0, IRC选择455K时降低功耗 (默认) = 1, 关闭455K节能模式

## 5.0 指令集合

操作语法	指令说明	操作内容	指令周期	影响标志位
<b>BCR</b> <b>R, bit</b>	Clear bit in R	$0 \rightarrow R<b>$	1	-
<b>BSR</b> <b>R, bit</b>	Set bit in R	$1 \rightarrow R<b>$	1	-
<b>BTRSC</b> <b>R, bit</b>	Test bit in R, Skip if Clear	Skip if $R<b> = 0$	$1/2^{(1)}$	-
<b>BTRSS</b> <b>R, bit</b>	Test bit in R, Skip if Set	Skip if $R<b> = 1$	$1/2^{(1)}$	-
<b>NOP</b>	No Operation	No operation	1	-
<b>CLRWDT</b>	Clear Watchdog Timer	$00h \rightarrow WDT$ , $00h \rightarrow WDT$ prescaler	1	/TO, /PD
<b>OPTION</b>	Load OPTION register	$ACC \rightarrow OPTION$	1	-
<b>SLEEP</b>	Go into power-down mode	$00h \rightarrow WDT$ , $00h \rightarrow WDT$ prescaler	1	/TO, /PD
<b>DAA</b>	Adjust ACC's data format from HEX to DEC after any addition operation	$ACC(hex) \rightarrow ACC(dec)$	1	C
<b>DAS</b>	Adjust ACC's data format from HEX to DEC after any subtraction operation	$ACC(hex) \rightarrow ACC(dec)$	1	-
<b>RETURN</b>	Return from subroutine	Top of Stack $\rightarrow PC$	2	-
<b>RETFIE</b>	Return from interrupt, set GIE bit	Top of Stack $\rightarrow PC$ , $1 \rightarrow GIE$	2	-
<b>INT</b>	S/W interrupt	$PC + 1 \rightarrow$ Top of Stack, $002h \rightarrow PC$	2	-
<b>IOST</b> <b>R</b>	Load IOST register	$ACC \rightarrow IOST$ register	1	-
<b>CLRA</b>	Clear ACC	$00h \rightarrow ACC$	1	Z
<b>CLRR</b> <b>R</b>	Clear R	$00h \rightarrow R$	1	Z
<b>MOVAR</b> <b>R</b>	Move ACC to R	$ACC \rightarrow R$	1	-
<b>MOVR</b> <b>R, d</b>	Move R	$R \rightarrow dest$	1	Z
<b>DECR</b> <b>R, d</b>	Decrement R	$R - 1 \rightarrow dest$	1	Z
<b>DECRSZ</b> <b>R, d</b>	Decrement R, Skip if 0	$R - 1 \rightarrow dest$ , Skip if result = 0	$1/2^{(1)}$	-
<b>INCR</b> <b>R, d</b>	Increment R	$R + 1 \rightarrow dest$	1	Z
<b>INCRSZ</b> <b>R, d</b>	Increment R, Skip if 0	$R + 1 \rightarrow dest$ , Skip if result = 0	$1/2^{(1)}$	-
<b>ADDAR</b> <b>R, d</b>	Add ACC and R	$R + ACC \rightarrow dest$	1	C, DC, Z
<b>SUBAR</b> <b>R, d</b>	Subtract ACC from R	$R - ACC \rightarrow dest$	1	C, DC, Z
<b>ADCAR</b> <b>R, d</b>	Add ACC and R with Carry	$R + ACC + C \rightarrow dest$	1	C, DC, Z
<b>SBCAR</b> <b>R, d</b>	Subtract ACC from R with Carry	$R + ACC + C \rightarrow dest$	1	C, DC, Z
<b>ANDAR</b> <b>R, d</b>	AND ACC with R	$ACC$ and $R \rightarrow dest$	1	Z
<b>IORAR</b> <b>R, d</b>	Inclusive OR ACC with R	$ACC$ or $R \rightarrow dest$	1	Z
<b>XORAR</b> <b>R, d</b>	Exclusive OR ACC with R	$R$ xor $ACC \rightarrow dest$	1	Z
<b>COMR</b> <b>R, d</b>	Complement R	$R \rightarrow dest$	1	Z
<b>RLR</b> <b>R, d</b>	Rotate left f through Carry	$R<7> \rightarrow C$ , $R<6:0> \rightarrow dest<7:1>$ , $C \rightarrow dest<0>$	1	C
<b>RRR</b> <b>R, d</b>	Rotate right f through Carry	$C \leftarrow dest<7>$ , $R<7:1> \leftarrow dest<6:0>$ , $R<0> \leftarrow C$	1	C
<b>SWAPR</b> <b>R, d</b>	Swap R	$R<3:0> \rightarrow dest<7:4>$ , $R<7:4> \rightarrow dest<3:0>$	1	-
<b>MOVIA</b> <b>I</b>	Move Immediate to ACC	$I \rightarrow ACC$	1	-
<b>ADDIA</b> <b>I</b>	Add ACC and Immediate	$I + ACC \rightarrow ACC$	1	C, DC, Z
<b>SUBIA</b> <b>I</b>	Subtract ACC from Immediate	$I - ACC \rightarrow ACC$	1	C, DC, Z
<b>ANDIA</b> <b>I</b>	AND Immediate with ACC	$ACC$ and $I \rightarrow ACC$	1	Z
<b>IORIA</b> <b>I</b>	OR Immediate with ACC	$ACC$ or $I \rightarrow ACC$	1	Z

操作语法	说明	操作内容	指令周期	影响标志位
<b>XORIA</b> <b>I</b>	Exclusive OR Immediate to ACC	$ACC \text{ xor } I \rightarrow ACC$	1	Z
<b>RETIA</b> <b>I</b>	Return, place Immediate in ACC	$I \rightarrow ACC$ , $Top \text{ of } Stack \rightarrow PC$	2	-
<b>CALL</b> <b>I</b>	Call subroutine	$PC + 1 \rightarrow Top \text{ of } Stack$ , $I \rightarrow PC$	2	-
<b>GOTO</b> <b>I</b>	Unconditional branch	$I \rightarrow PC$	2	-

注释:

1. 两周期指令为分支跳转指令
2. **bit** : Bit 地址为8位寄存器**R**中的某一位  
**R** : 寄存器地址 (00h to 3Fh)  
**I** :立即数  
**ACC** : 累加器  
**d** : 目的选择:  
     =0 (结果存放在**ACC**)  
     =1 (结果存放在**R**)  
**dest** : 目的地  
**PC** : 程序指针  
**PCHBUF** : 高位缓冲程序指针  
**WDT** : 看门狗计数器  
**GIE** :中断允许总控制位  
**TO** : 计数溢出位  
**PD** : 省电模式选择位  
**C** : 进位/借位标志  
**DC** : 辅助进位/借位标志.(低四位向高四位进位/借位标志)  
**Z** : 零标志



## 6.0 绝对最大额定值

操作环境温度	-----	-20℃ 到 +80℃
存储器额定温度	-----	-65℃ 到 +150℃
DC 电 源 电 压 (Vdd)	-----	0V 到 +6.0V
输入电压(对地电压 (Vss))	-----	-0.3V 到 (Vdd + 0.3)V

## 7.0 操作条件

DC 供电电压	-----	+2.0V 到 +5.5V
操作温度	-----	-20℃ 到 +80℃

## 8.0 电气特性

### 8.1 BL08P154 电气特性

电气特性是在四时钟指令周期和 WDT & LVDT 禁用情况下  $T_a=25^{\circ}\text{C}$

符号	说明	测试条件	Min.	Typ.	Max.	Unit
$V_{DD}$	Supply voltage	0Hz~1MHz		2.0	5.5	V
		1MHz~4MHz		2.0	5.5	
		4MHz~8MHz		2.4	5.5	
		8MHz~10MHz		2.6	5.5	
		10MHz~16MHz		3.0	5.5	
		16MHz~20MHz		3.5	5.5	
$T_{PWR}$	Power rising time	Vdd=0V to Vdd	0.8		2.6	ms/V
$F_{HF}$	X'tal oscillation range	HF mode, Vdd=5V	1		20	MHz
		HF mode, Vdd=3V	1		15	
$F_{XT}$	X'tal oscillation range	XT mode, Vdd=5V	0.455		20	MHz
		XT mode, Vdd=3V	0.455		8	
$F_{LF}$	X'tal oscillation range	LF mode, Vdd=5V	32		400	KHz
		LF mode, Vdd=3V	32		1000	
$F_{ERC}$	RC oscillation range	ERC mode, Vdd=5V	DC		15	MHz
		ERC mode, Vdd=3V	DC		7	
$F_{IRC/ERIC}$	RC oscillation range	ERIC mode, external R, Vdd=5V	DC		15	MHz
		ERIC mode, external R, Vdd=3V	DC		7	
		IRC mode, internal R, Vdd=5V	0.455		8	
		IRC mode, internal R, Vdd=3V	0.455		8	
$V_{IH}$	Input high voltage	With Schmitt-trigger				V
		I/O ports, Vdd=5V	2.2		VDD	
		RSTB, T0CKI pins, Vdd=5V	2.2		VDD	
		I/O ports, Vdd=3V	1.7		VDD	
		RSTB, T0CKI pins, Vdd=3V	1.7		VDD	
		Without Schmitt-trigger				
		I/O ports, Vdd=5V	2.0		VDD	
		RSTB, T0CKI pins, Vdd=5V	2.0		VDD	
		I/O ports, Vdd=3V	1.5		VDD	
		RSTB, T0CKI pins, Vdd=3V	1.5		VDD	
$V_{IL}$	Input low voltage	With Schmitt-trigger				V
		I/O ports, Vdd=5V	VSS		0.8	
		RSTB, T0CKI pins, Vdd=5V	VSS		0.8	
		I/O ports, Vdd=3V	VSS		0.5	
		RSTB, T0CKI pins, Vdd=3V	VSS		0.5	
		Without Schmitt-trigger				
		I/O ports, Vdd=5V	VSS		1.0	
		RSTB, T0CKI pins, Vdd=5V	VSS		1.0	
		I/O ports, Vdd=3V	VSS		0.6	
		RSTB, T0CKI pins, Vdd=3V	VSS		0.6	
$V_{OH}$	Output high voltage	$I_{OH}=-5.4\text{mA}$ , Vdd=5V	3.6			V
$V_{OL}$	Output low voltage	$I_{OL}=8.7\text{mA}$ , Vdd=5V			0.6	V
$I_{PH}$	Pull-high current	Input pin at Vss, Vdd=5V	-50	-65	-80	uA
$I_{PL}$	Pull-down current	Input pin at Vdd, Vdd=5V	30	45	60	uA
$I_{WDT}$	WDT current (18mS)	Vdd=5V		9	12	uA
		Vdd=3V		2	4	
$T_{WDT}$	WDT period (18mS)	Vdd=3V		20.4		mS
		Vdd=4V		17.9		
		Vdd=5V		16.2		
$I_{LVDT}$	LVDT current	Vdd=5V, LVDT=3.6V		30		uA
		Vdd=5V, LVDT=2.0V		23		
		Vdd=3V, LVDT=2.0V		6.8		
$I_{SB}$	Power down current	Sleep mode, Vdd=5V, WDT LVDT disable		3		uA
		Sleep mode, Vdd=3V, WDT LVDT disable		1.1		
$I_{DD}$	Operating current	HF mode, Vdd=5V, 4 clock instruction, OSCI / OSCO = 20pF / 20pF				mA
		20MHz		2.03		
		15MHz		1.66		
		HF mode, Vdd=3V, 4 clock instruction, OSCI / OSCO = 20pF / 20pF				
		20MHz		0.92		
		15MHz		0.72		
$I_{DD}$	Operating current	HF mode, Vdd=5V, 2 clock instruction, OSCI / OSCO = 20pF / 20pF				mA
		20MHz		2.94		
		15MHz		2.34		

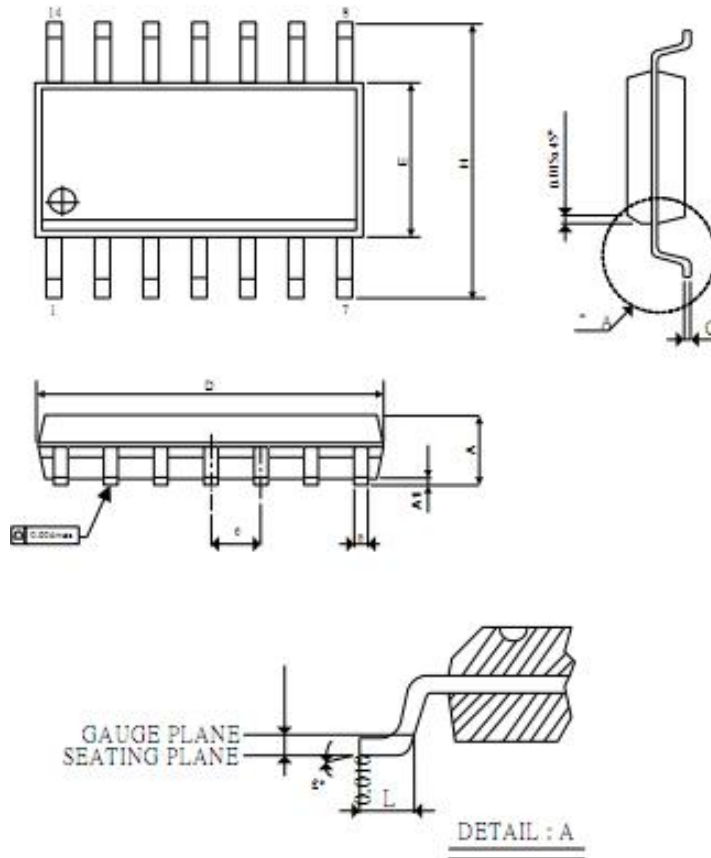
		HF mode, Vdd=3V, 2 clock instruction, OSCI / OSCO = 20pF / 20pF			
		20MHz		1.38	
		15MHz		1.07	

Sym	Description	Conditions			Min.	Typ.	Max.	Unit
I <sub>DD</sub>	Operating current	LF mode, Vdd=5V, 4 clock instruction, OSCI / OSCO = 20pF / 20pF						uA
		100KHz				118		
		32KHz				101		
		LF mode, Vdd=3V, 4 clock instruction, OSCI / OSCO = 20pF / 20pF						
		100KHz				33		
		32KHz				26		
I <sub>DD</sub>	Operating current	LF mode, Vdd=5V, 2 clock instruction, OSCI / OSCO = 20pF / 20pF						uA
		100KHz				130		
		32KHz				108		
		LF mode, Vdd=3V, 2 clock instruction, OSCI / OSCO = 20pF / 20pF						
		100KHz				38		
		32KHz				29		
I <sub>DD</sub>	Operating current	ERC mode, Vdd=5V, 4 clock instruction						mA
		C=3P	R=10Kohm	F=5.8MHz		0.761		
			R=3.3Kohm	F=11.06MHz		1.845		
		ERC mode, Vdd=3V, 4 clock instruction						
		C=3P	R=10Kohm	F=4.58MHz		0.396		
			R=3.3Kohm	F=7.2MHz		0.913		
I <sub>DD</sub>	Operating current	ERC mode, Vdd=5V, 2 clock instruction						mA
		C=3P	R=10Kohm	F=5.77MHz		0.986		
			R=3.3Kohm	F=11.27MHz		2.358		
		ERC mode, Vdd=3V, 2 clock instruction						
		C=3P	R=10Kohm	F=4.81MHz		0.518		
			R=3.3Kohm	F=7.29MHz		1.13		
I <sub>DD</sub>	Operating current	ERIC mode, external R, Vdd=5V, 4 clock instruction						mA
		R=1Kohm				3.119		
		R=300Kohm				0.1		
		ERIC mode, external R, Vdd=3V, 4 clock instruction						
		R=1Kohm				2.815		
		R=300Kohm				0.029		

Sym	Description	Conditions	Min.	Typ.	Max.	Unit
I <sub>DD</sub>	Operating current	IRC mode, internal R, Vdd=5V, 4 clock instruction				mA
		F=8MHz		0.77		
		F=4MHz		0.68		
		F=1MHz		0.32		
		F=455KHz		0.27		
		IRC mode, internal R, Vdd=3V, 4 clock instruction				
		F=8MHz		0.37		
		F=4MHz		0.34		
		F=1MHz		0.28		
		F=455KHz		0.20		
I <sub>DD</sub>	Operating current	IRC mode, internal R, Vdd=5V, 2 clock instruction				mA
		F=8MHz		0.97		
		F=4MHz		0.88		
		F=1MHz		0.39		
		F=455KHz		0.33		
		IRC mode, internal R, Vdd=3V, 2 clock instruction				
		F=8MHz		0.57		
		F=4MHz		0.45		
		F=1MHz		0.33		
		F=455KHz		0.25		

## 9.0 封装尺寸

### 9.114-PIN SOP 150mil



Symbols	Dimension In Inches		
	Min	Nom	Max
A	0.058	0.064	0.068
A1	0.004	-	0.010
B	0.013	0.016	0.020
C	0.0075	0.008	0.0098
D	0.336	0.341	0.344
E	0.150	0.154	0.157
e	-	0.050	-
H	0.228	0.236	0.244
L	0.015	0.025	0.050
Θ°	0°	-	8°

## 10.0 封装 IR 回流焊曲线

